

ELECTRONIC DEVICE

Publication number: JP62249456

Publication date: 1987-10-30

Inventor: MARUMO KATSUNARI

Applicant: HITACHI MICROCOMPUTER ENG; HITACHI LTD

Classification:

- international: H01L23/00; H01L23/544; H01L23/60; H01L23/00;
H01L23/544; H01L23/58; (IPC1-7): H01L23/00

- European: H01L23/544; H01L23/60

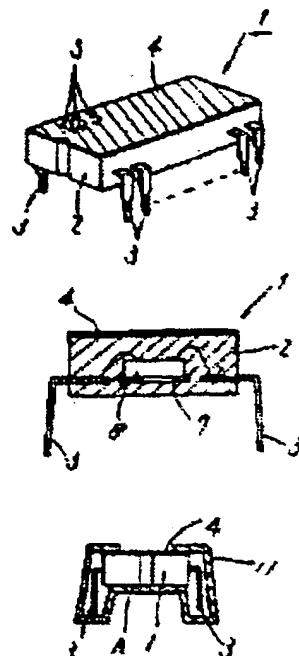
Application number: JP19860092189 19860423

Priority number(s): JP19860092189 19860423

[Report a data error here](#)

Abstract of JP62249456

PURPOSE: To suppress static breakdown caused by charge of an IC package and facilitate clear marking of letters, figures and so forth on the surface of the package by forming a conductive layer on the surface of the package. CONSTITUTION: On the top surface of a package 2, for instance, a white conductive layer 4 is formed. Letters 5 are formed on the required part of the conductive layer 4 by stamping or the like. As the letters 5 are expressed by the black color of resin material, they have clear contrast against the conductive layer 4 and are read easily. On the other hand, in the package 2, a semiconductor chip 8 is fixed to a tab 7 and connected to external connecting terminals 3 by wire bonding. A magazine 11 is conductive. When an IC 1 is inserted into the magazine 11, the conductive layer 4 and an end of the magazine 11 are contacted with each other and static electricity is induced by friction. The static electricity is discharged from the conductive layer 4 into the magazine 11 and the package 2 is not charged. Therefore, discharge from the package 2 to the external connecting terminals 3 and so forth is avoided so that the static breakdown of the IC 1 can be suppressed.



Data supplied from the esp@cenet database - Worldwide

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A)

昭62-249456

⑫ Int. Cl.

H 01 L 23/00

識別記号

庁内整理番号

B-6835-5F

⑬ 公開 昭和62年(1987)10月30日

審査請求 未請求 発明の数 1 (全3頁)

⑭ 発明の名称 電子装置

⑮ 特願 昭61-92189

⑯ 出願 昭61(1986)4月23日

⑰ 発明者 丸茂 勝功 小平市上水本町1479番地 日立マイクロコンピュータエンジニアリング株式会社内

⑱ 出願人 日立マイクロコンピュータエンジニアリング株式会社 小平市上水本町1479番地

⑲ 出願人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

⑳ 代理人 弁理士 小川 勝男 外1名

明細書

1. 発明の名称

電子装置

2. 特許請求の範囲

1. 半導体チップを封止体で封止した電子装置であつて、上記封止体の外部接続端子が設けられていない表面に導電体層を形成し、上記導電体層を介して上記封止体に帯電される静電気を放電し得るように構成したことを特徴とする電子装置。

3. 発明の詳細な説明

[産業上の利用分野]

本発明は、半導体集積回路等の電子装置に関し、特に半導体集積回路の静電破壊を低減する際に適用して有効な技術に関する。

[従来の技術]

Nikkei Electronics (1984. 4. 23号、発行所日本マグロウヒル社、pp179~193)には半導体集積回路(以下においてICといふ)の封止体、すなわちパッケージに帯電した静電気が

ICを破壊することが記載されている。その概要は、パッケージ自身が帶電し、この帶電電荷がピンを介して放電することによって静電破壊が発生するとのことである。

本発明者は、上記ICにおける静電破壊の低減について検討した。以下は、公知された技術ではないが、本発明者によって検討された技術であり、その概要は下記のとおりである。

[発明が解決しようとする問題点]

ICのパッケージはレジン等の色である黒色になっていることが多い。その表面に白色等によって文字や図形の如きICを識別するものが記載されている。

上記ICは当業者間でいうマガジンに収納されて運搬されるが、このマガジンにはカーボン等を混合して導電可能になされたものがある。

そして上記パッケージの黒色部分、換言すればパッケージの表面と上記マガジンとの間に静電気が発生して、静電破壊が行われることが本発明者の検討により明らかになった。

そして上記パッケージのマガジンと接触する部分を導電可能に形成すれば、上記静電破壊を低減し得ることが判明したのであるが、これと同時に文字や図形等を読み取り可能にしなければならない。

本発明は、上記問題点を解決すべくなされたものである。

本発明の目的は、パッケージの帯電による静電破壊を低減するとともに、パッケージ表面の文字、図形等を明確に示すことのできる電子装置を提供することにある。

本発明の前記ならびにその他の目的と新規な特徴は、本明細書および添付図面から明らかになるであろう。

[問題点を解決するための手段]

本願において開示される発明のうち代表的なものの概要を簡単に説明すれば、下記のとおりである。

すなわち、ICのパッケージの表面に例えば導電物質が進入された塗料、導電体からなる箔膜か

導電体層を形成し、ICの静電破壊を低減し得るように構成したことにある。

先ず、第1図および第2図についてICの構造を説明する。

1はICであり、2はレジン等のパッケージであり、本発明でいう封止体に相当する。3は外部接続端子を示すものである。

上記パッケージ2の上面には、例えば白色の導電体層4が形成されている。そして導電体層4の表面に型抜き等により、文字5が形成されている。

上記文字5は、レジン材の黒色によって表現されるので、導電体層4とのコントラストは明確になり、読み取り容易になる。なお、パッケージ2内において、タブ7上に半導体チップ8が固定され、半導体チップ8と外部接続端子3とはワイヤーボンディングされている。

次に、第3図について静電破壊低減について述べる。

マガジン11は導電可能になされたものであり、IC1を収納すると導電体層4とマガジン11の

らなる導電体層を形成するとともに、その導電体層とコントラストのある色によって文字、図形を印刷、或いは導電体層の抜取によって形成するものである。

[作用]

上記した手段によれば、パッケージの表面に導電体層が形成されているので、静電気は導電体層からマガジンに放電され、静電破壊が低減されると同時に、上記導電体層とコントラストのある色彩によって文字等が記載されるので、型番等の読み取りが容易になり、静電破壊を低減した電子装置を得る、という本発明の目的を達成することができる。

[実施例]

以下、第1図～第3図を参照して本発明を適用した電子装置の一実施例を説明する。なお、第1図は電子装置として例示するデュアルインライン型ICの斜視図、第2図は上記ICの断面図、第3図はマガジンへの収納状況を示す断面図である。

本実施例の特徴は、ICのパッケージの上面に

一端とが接触し、摩擦により静電気が発生する。しかし、上記静電気は導電体層4からマガジン11に放電され、パッケージ2に帯電しなくなる。

したがって、パッケージ2から外部接続端子3等への放電がなく、IC1の静電破壊が低減される。

本実施例は下記のような効果を有するものである。

- (1) ICのパッケージの表面に導電体層を形成し、パッケージとマガジンとの摩擦によって発生する静電気を上記導電体層からマガジンに放電させることにより、パッケージの帯電がなく、ICの静電破壊が低減される、という効果が得られる。
- (2) 上記導電体層に型抜き等によりレジン材の色を利用した文字等を形成することにより、ICの型番等を明確に読み取ることができる。
- (3) 上記文字等の型抜き面積は、導電体層に比較して小面積であるので、放電作用に及ぼす影響は少なく、静電破壊の低減が確実に行われる。
- (4) パッケージ表面が熱吸収の少ない導電体層に

よって優れるので、赤外線リフローによる実装が可能になり、面実装型のICへ利用することができ、ICの付加価値が向上する。という効果が得られる。

以上に、本発明者によってなされた発明を実施例にもとづき具体的に説明したが、本発明は上記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。例えば、導電体層の形成位置は、パッケージの底面、すなわち第3図に示すマガジンとの接触面Aに相当する位置に形成してもよい。更に導電体層は、薄い金蒸着等であってもよい。この場合、文字等はレーザーマーク等によって形成される。

以上の説明では、主として本発明者によってなされた発明をその背景となつた利用分野であるデュアルライン型ICに適用した場合について説明したがそれに限定されるものではなく、プラスチックパッケージの各種ICに利用することができます。

【発明の効果】

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記のとおりである。

すなわち、ICのパッケージの表面に導電体層を形成し、かつ上記導電体層とコントラストのある色彩により文字、图形等を形成することにより、パッケージに帯電する静電気を放電してICの静電破壊を低減すると同時に、文字、图形等の読み取りを容易にする。という効果を得るものである。

4. 図面の簡単な説明

第1図～第3図は本発明を適用した電子装置の一実施例を示すものであり、

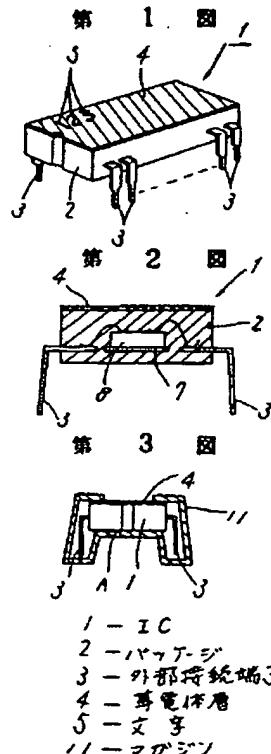
第1図はICの斜視図、

第2図は上記ICの要部の断面図、

第3図は上記ICとマガジンとの放電作用を示す断面図である。

1…IC、2…パッケージ、3…外部接続端子、
4…導電体層、5…文字、11…マガジン。

代理人弁理士 小川勝男



1 - IC
2 - パッケージ
3 - 外部接続端子
4 - 导電体層
5 - 文字
11 - マガジン